



## PATENT ABSTRACTS OF JAPAN

(11) Publication number: **04017485 A**

(43) Date of publication of application: 22 . 01 . 92

(51) Int. Cl. **H04N 9/64**  
**H04N 9/78**  
**H04N 9/79**

(21) Application number: **02122363**(71) Applicant: **MITSUBISHI ELECTRIC CORP**

(22) Date of filing: 10 . 05 . 90

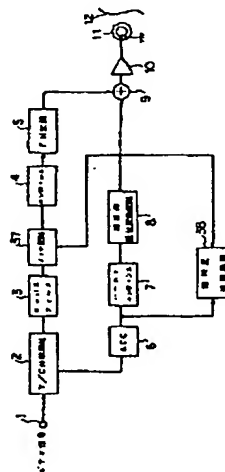
(72) Inventor: **SAKUI MASATO**(54) **VIDEO SIGNAL PROCESSING UNIT**

COPYRIGHT: (C)1992,JPO&amp;Japio

## (57) Abstract:

**PURPOSE:** To decrease the deterioration in a luminance signal and to improve dot disturbance and flicker of a chroma signal by detecting a saturation level of the chroma signal and eliminating the residence chroma signal component included in the luminance signal in response to the level.

**CONSTITUTION:** A saturation detection circuit 38 of this unit detects whether or not a saturation level of a chroma signal is higher than a prescribed level with respect to a chroma signal whose burst level is constant by an ACC circuit 6 so as to activate a notch circuit 37 only when the saturation is high in which the effect of dot disturbance is strongly caused. The notch circuit 37 consists of a resistor, a capacitor, a coil and a transistor (TR) in combination to eliminate selectively the chroma signal resident in a Y/C separation circuit 2 from the luminance signal. The chroma signal component is selectively eliminated from the luminance signal by the notch circuit in response to the saturation level of the chroma signal.



## ⑫ 公開特許公報(A)

平4-17485

⑤ Int. Cl.<sup>5</sup>

H 04 N 9/64

9/78

9/79

識別記号

E

G

Z

L

庁内整理番号

7033-5C

7033-5C

7033-5C

9185-5C

⑬ 公開 平成4年(1992)1月22日

審査請求 未請求 請求項の数 1 (全8頁)

⑭ 発明の名称 ビデオ信号処理装置

⑯ 特 願 平2-122363

⑰ 出 願 平2(1990)5月10日

⑱ 発 明 者 作 井 正 人 京都府長岡京市馬場園所1番地 三菱電機株式会社京都製作所内

⑲ 出 願 人 三菱電機株式会社 東京都千代田区丸の内2丁目2番3号

⑳ 代 理 人 弁理士 吉田 研二 外2名

## 明 細 書

## 1. 発明の名称

ビデオ信号処理装置

## 2. 特許請求の範囲

ビデオ信号をクロマ信号と輝度信号とに分離してそれぞれ信号処理を行うビデオ信号処理装置において、

前記クロマ信号の飽和度レベルを検知する飽和度検知回路と、

該飽和度検知回路で検知したクロマ信号の飽和度レベルに応じて前記輝度信号に含まれ残留クロマ信号成分を除去するノッチ回路と、

を有し、前記輝度信号に含まれる不要なクロマ信号成分を選択的に除去することを特徴とするビデオ信号処理装置。

## 3. 発明の詳細な説明

(産業上の利用分野)

この発明は、ビデオテープレコーダ(VTR)やテレビなどのビデオ信号処理装置、特にドット妨害等を改善するビデオ信号処理装置に関するも

のである。

〔従来の技術〕

第7図は従来のVTRにおける記録部のブロック図であり、第8図は従来のVTRにおける再生部のブロック図である。

第7図に示す記録部において、従来のビデオ信号処理装置では、ビデオ信号(1)がY/C分離回路(2)に入力されて、ここで輝度信号とクロマ信号とに分離される。

分離された輝度信号は、ローパスフィルタ(3)からエンファシス(4)を経て周波数特性の補正が行われた後、FM変調部(5)で変調されてFM信号となる。

また、分離されたクロマ信号は、ACC(6)においてバーストレベルが一定にされ、バーストエンファシス(7)でバーストレベルを6dB持ち上げて、周波数低域変換回路(8)によって3.58MHz±500kHzが629kHz±500kHzのクロマ信号に周波数変換される。

そして、このクロマ信号と上記輝度のFM信号

とをミックス回路(9)にて合成して、記録アンプ(10)とヘッド(11)によって磁気テープ(12)に信号が記録される。

上記したY/C分離回路(2)は、例えば第9図(A)に示すような回路で構成されている。NTSC信号においては、クロマ信号が1水平走査(以下、1Hともいう)ごとに位相が反転することを利用して、輝度信号とクロマ信号とに分離する、いわゆるクシ分離が行われている。

例えば、第9図(B)、(C)にnライン目のクロマ信号(13)とn+1ライン目のクロマ信号(14)とを示したが、位相が逆転しているのわかる。従って、第9図(A)に示されるように、ビデオ信号(1)を1水平走査期間遅延回路(1H delay)(15)に通した信号と、バッファ(16)に通したビデオ信号とを加算器(18)で加算することにより、クロマ信号は位相が逆となって除去されるため、輝度信号が得られる。

また、逆に1H delay(15)された輝

キャンセラー(26)を介して再生輝度信号が得られる。

また、クロマ信号処理は、ローパスフィルタ(27)によって低域クロマ信号( $629\text{kHz} \pm 500\text{kHz}$ )成分のみを通過させ、ACC(28)においてバーストレベルが一定となるようにレベルを合わせる。そして、バーストディエンファシス(29)にて記録時に持ち上げたバーストを逆に6dB下げて元のレベルに戻し、周波数変換回路(30)で $3.58\text{MHz} \pm 500\text{kHz}$ のクロマ信号に変換して、ミックス回路(31)で上記再生輝度信号と合成することにより、ビデオ出力(32)を得ている。

更に、第10図は従来のテレビにおけるY/C分離回路のブロック図である。第10図のビデオ信号(1)は、Y/C分離回路(2)で分離され、輝度信号はノッチ回路(33)を通過して輝度信号出力(34)として処理される。

他方、分離されたクロマ信号は、ACC回路(6)を通過しクロマ信号出力(35)として処理

度信号は、元のビデオ信号と相関があるため、減算器(20)で減算することにより、輝度信号が除去されてクロマ信号が得られる。

ところが、n+1ライン目(14)から同図(D)のn+2ライン目(17)に示すように、クロマ信号が急に無くなった場合においては、加算器(18)からの輝度信号出力に不要なクロマ成分(19)生じることがある。これがドット妨害を発生させる原因となっている。

次に、VTRの再生部を第8図を用いて説明する。

磁気テープ(12)上に記録されたビデオ信号をヘッド(11)でピックアップし、ピックアップされたビデオ信号は、ヘッドアンプ(21)を経て分岐され輝度信号処理とクロマ信号処理が行われる。

輝度信号処理は、FMAGC(22)において再生出力を一定のレベルにし、FM復調部(23)で輝度ビデオ信号に復調後、ディエンファシス(24)、ローパスフィルタ(25)及びノイズ

される。但し、この場合も前述したのと同様にドット妨害の問題があるため、ここではユーザーコントロールスイッチ(36)を操作して、前記ノッチ回路(33)を制御できるようにしてある。  
[発明が解決しようとする課題]

上記したように、従来のビデオ信号処理装置は、ビデオ信号を輝度信号とクロマ信号とにクシ分離するY/C分離回路において、色の変わり目などでクロマ信号が急に無くなると正確なビデオ信号の分離が行えなくなり、輝度信号にクロマ信号が残ってドット妨害を起すという問題がある。

また、ビデオ信号を記録する場合、輝度信号の記録時に前記残留クロマ信号があると、輝度信号として記録処理されるため、再生時にもドット妨害が発生するという問題がある。

さらに、前記再生時において輝度信号に残留されたクロマ信号と再生クロマ信号とが合成される際に、クロマ信号同士が干渉してフリッカが生じるとい問題がある。

本発明は、上記のような問題を解消することを

課題としてなされたもので、その目的は、Y/C分離によってビデオ信号の分離を行う際に、クロマ信号が急に無くなって輝度信号中にクロマ信号が残留してもこれを選択的に除去することによって、ドット妨害やフリッカを低減することのできるビデオ信号処理装置を提供することにある。

〔課題を解決するための手段〕

上記課題を解決するために、本発明に係るビデオ信号処理装置は、クロマ信号の飽和度レベルを検知する飽和度検知回路と、該飽和度検知回路で検知したクロマ信号の飽和度レベルに応じて前記輝度信号に含まれた残留クロマ信号成分を除去するノッチ回路と、を有し、前記輝度信号に含まれる不要なクロマ信号成分を選択的に除去することを特徴とする。

〔作用〕

上記構成のビデオ信号処理装置によれば、クロマ信号の飽和度レベルを検知し、例えば、ドット妨害の大きい飽和度の高い部分に限定して輝度信号に対する3.58MHzのクロマ信号成分を選

択的に除去することにより、輝度信号の劣化をできるだけ少なくしながらドット妨害やクロマのフリッカを改善するものである。

〔実施例〕

以下、図面を参照しながら本発明が適用されるビデオ信号処理装置の好適な実施例を説明する。

第1実施例

第1図は本発明の一実施例を示すブロック図であり、第2図各図はノッチ回路の説明図で、その(A)はノッチ回路の特性波形図、(B)はノッチ回路の回路図、第3図はクロマ飽和度検知回路の回路図、第4図(A)～(G)はクロマ信号と飽和度検出を説明する波形図である。

なお、第1図中の(1)～(12)の符号は、従来例の第7図と同一であるので説明を省略する。

この実施例において特徴的な構成は、第1図に示されるように、クロマ信号の飽和度レベルを検知する飽和度検知回路(38)と、輝度信号から所定の信号成分を選択的に除去可能なノッチ回路(37)とを有する点である。

る。

上記のような特性を持ったノッチ回路(トラップ回路ともいう)(37)を入れることによって、Y/C分離回路(2)で残留したクロマ信号を輝度信号から選択的に除去することができる。

一方、クロマ信号の飽和度の検知は、第1図のACC回路(6)によりバーストレベルが一定となったクロマ信号に対して、飽和度検知回路(38)を入れてクロマ信号の飽和度レベルが所定レベル以上に高くなる場合を検知するものである。

そして、ドット妨害の影響が強く出る飽和度の高い場合に限りて前記ノッチ回路(37)が動作するように両者を接続して構成してある。

これは、クロマ信号の飽和度と関係なく常時ノッチ回路(37)を動作させると、輝度信号に含まれる3.58MHzの成分が全く無くなってしまい、輝度信号の方に影響を及ぼすことになるからである。

次に、第3図にはクロマ信号の飽和度検知回路(38)の一例が示してある。図に示すように、

まず、第1図に示すVTRの記録部において、ビデオ信号入力部からビデオ信号(1)が入力されてY/C分離回路(2)で輝度信号とクロマ信号とに分離される際に、色の変わり目などでクロマ信号が一時的に無くなると、輝度信号にクロマ信号が残留することは前述した通りである。

従って、このままではクロマ信号を含む輝度信号がFM変調部(5)で変調されて、残留クロマ信号が輝度信号として処理される。このため、再生時にはドット妨害が発生することとなる。

そこで、本実施例のビデオ信号処理装置では、第1図に示されるように、ローパスフィルタ(3)の後にノッチ回路(37)が入っている。そのノッチ回路(37)の特性は、第2図(A)に示すように、3.58MHzにおける出力を低減させて、輝度信号中のクロマ信号成分のみを除去するような特性を持っている。そして、このノッチ回路は、第2図(B)に示されるように、抵抗(71)、コンデンサ(72)、コイル(73)及びトランジスタ(74)を組み合わせて構成してい

クロマ信号が左から入力されると、まず、コンデンサ(39)でDCカットを行う。そして、トランジスタ(42)は、抵抗(40)、(41)からバイアスが与えられ、そのトランジスタ(42)のコレクタより増幅された出力がトランジスタ(50)のベースに加えられる。ここではトランジスタ(50)のバイアスは、約0.6Vとしているため、第4図(B)の波形(64)に示すように、エミッタには0V以上のクロマ信号の上半分が出力され、コンデンサ(52)、抵抗(53)、コンデンサ(55)、抵抗(54)によって積分されてアンプ(56)によって倍増され、第4図(C)の波形(66)に示すように、1垂直走査期間においてクロマ信号が直流化される。

そして、この出力は第3図のコンパレータ(61)に入力されている。ここで、第4図(C)の $V_r$ (65)で示すレベルは第3図の抵抗(59)(60)により作られている。従って、第4図(C)に示す $V_r$ (65)のレベル以上の同図(D)に示す波形を検知することができる。この

理装置である。

前記第1実施例と同様に、クロマ信号が変化した場合においてクシ分離が誤動作して、輝度信号にクロマ信号が残留することによってドット妨害が起こる。このため、図中の飽和度検知回路(38)によってクロマ信号の飽和度の高い部分(ドット妨害の大きい部分)のみを検出してノッチ回路を動作させることにより、輝度信号から3.58MHzの不要な成分を除去できる。これにより、画質の劣化を少なくしてドット妨害を改善することが可能になった。

### 第3実施例

第6図は本発明の他の実施例を示すブロック図である。図において、符号(21)~(32)は従来例の第8図と同じであるので重複説明を省略する。

この実施例は、VTRのビデオ信号記録時において輝度信号内にクロマ信号が残留した場合のビデオ信号処理装置である。

このクロマ信号が残留している輝度信号を記録

検知した所定レベル以上の飽和度レベルは、第2図(B)に示すノッチ回路のトランジスタ(74)のベースに入力されている。ここでは、コンデンサ(72)及びコイル(73)が接地されて直列共振回路が構成されており、第2図(A)に示すような特性を生じさせることができる。

また、この実施例におけるクロマ信号の飽和度検知回路38においては、1垂直期間における検知回路を示したが、クロマ信号を第4図(E)に示すクロマ信号の波形(67)を平衡検波すると、同図(F)の波形(68)のようになり、1水平走査期間におけるクロマ信号の飽和度検知を第4図(G)によって行うことができ、1水平走査期間におけるノッチ回路(37)の制御を行うこともできる。

### 第2実施例

第5図は本発明の他の実施例を示すブロック図である。

この実施例は、テレビ受像機のビデオ信号をクシ分離によりY/C分離して用いるビデオ信号処

理した場合、これを再生すると上記の場合と同様にドット妨害が発生する。

そこで、ビデオ信号がヘッド(11)で再生され、ノイズキャンセラー(26)を経た輝度信号にはクロマ信号が残留している。このため、ノッチ回路(37)を通す。このノッチ回路(37)は、周波数変換回路(30)で変換された3.58MHzのクロマ信号の飽和度レベルを飽和度検知回路(38)で検出して制御する。

これによって、記録時に輝度信号に含まれていたドット妨害の大きい残留クロマ信号だけが選択的に除去されるため、再生時におけるドット妨害を改善することが可能になる。

さらに、記録時においてクシ分離で輝度信号内にわずかに残ったクロマ成分(上記のクロマ信号の変化部分における残留クロマ信号とは異なる)は、クロマ信号の飽和度の高い部分で特に大きくなっている。そして、このクロマ成分がミックス回路(31)においてクロマ信号とミックスされた時に生ずるクロマ信号の干渉によるフリッカが

発生することも問題となっていた。しかし、上記のノッチ回路(37)及び飽和度検知回路(38)によって輝度信号内に残留するクロマ信号を除去することにより、フリッカを改善することができる。

以上述べたように、本実施例のビデオ信号処理装置は、クロマ信号の飽和度レベルを検出してその飽和度レベルが所定レベル以上の場合にノッチ回路を動作させ、輝度信号に残留する3.58MHzのクロマ信号を選択的に除去することによって、ドット妨害やフリッカを改善することが可能である。

#### 〔発明の効果〕

以上のように、本発明によれば、輝度信号に含まれる残留クロマ信号が引き起こすドット妨害やクロマのフリッカを防止するため、クロマ信号の飽和度レベルを検出して、その飽和度レベルに応じてノッチ回路によって輝度信号からクロマ信号成分が選択的に除去するため、輝度信号の劣化を少なくして、ドット妨害やフリッカを適切に改善

することができる。

#### 4. 図面の簡単な説明

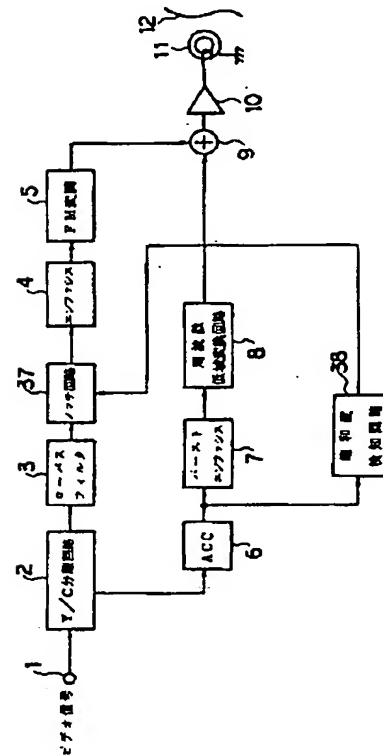
第1図は本発明の一実施例を示すブロック図、第2図各図はノッチ回路の説明図で、その(A)はノッチ回路の特性波形図、(B)はノッチ回路の回路図、第3図はクロマ飽和度検知回路の回路図、第4図(A)～(G)はクロマ信号と飽和度検出を説明する波形図、第5図は本発明の他の実施例を示すブロック図、第6図は本発明の他の実施例を示すブロック図、第7図は従来のVTRにおける記録部のブロック図、第8図は従来のVTRにおける再生部のブロック図、第9図(A)～(E)はY/C分離回路を説明する図、第10図は従来のテレビにおけるY/C分離回路のブロック図である。

図において、(1)はビデオ信号、(2)はY/C分離回路、(3)はローパスフィルタ、(4)はエンファシス、(5)はFM変調部、(6)はACC回路、(7)はバーストエンファシス、(8)は周波数低域変換回路、(9)はミックス

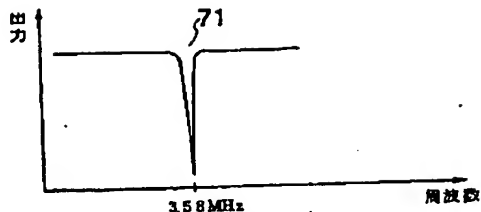
回路、(10)は記録アンプ、(11)はヘッド、(12)は磁気テープ、(37)はノッチ回路、(38)は飽和度検知回路である。

なお、図中同一符号は同一または相当部分を示す。

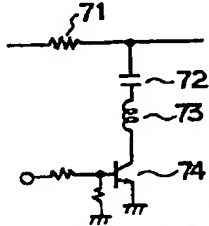
代理人 井理士 吉田 研二  
(外2名)



本発明の一実施例を示すブロック図



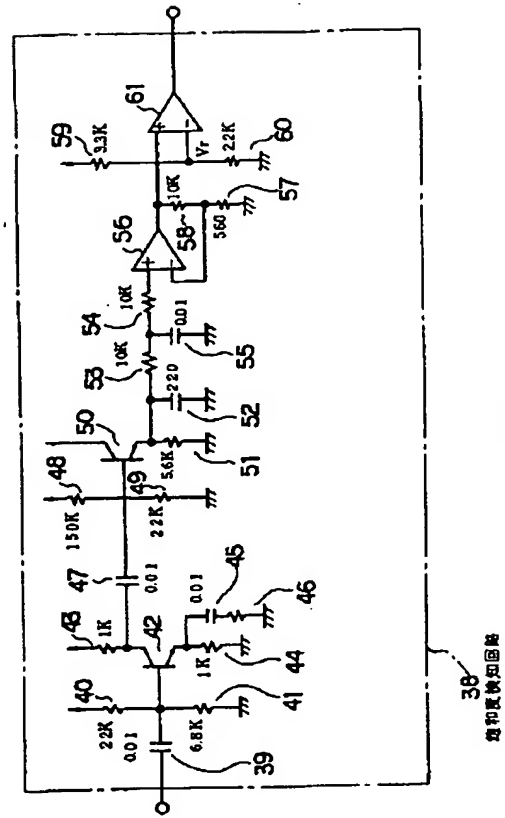
(A) ノッチ回路の特性波形図



(B) ノッチ回路の回路図

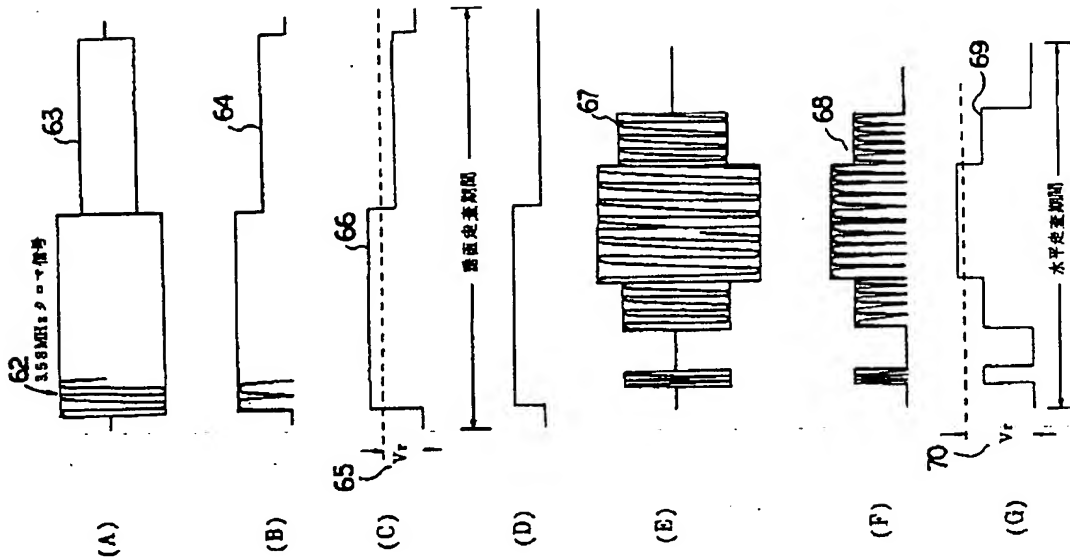
ノッチ回路の説明図

第2図



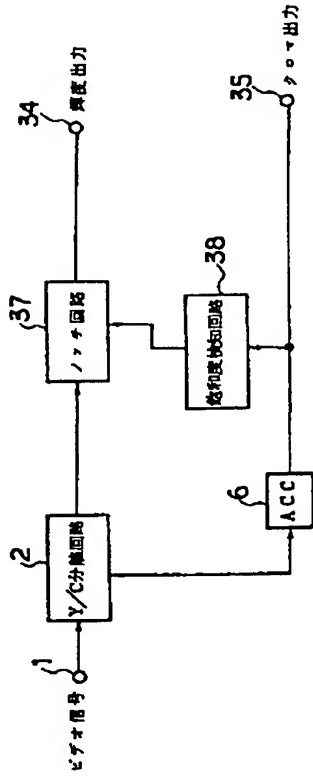
クロマ飽和度検出回路の回路図

第3図



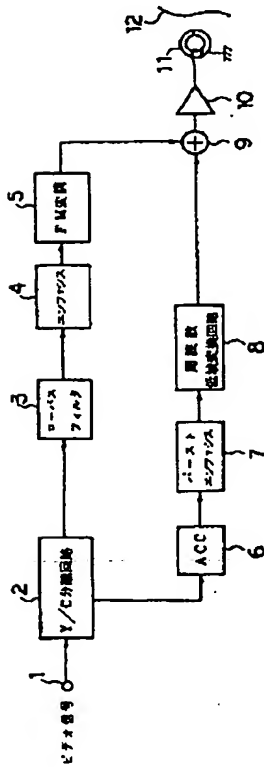
クロマ信号と飽和度検出を説明する波形図

第4図



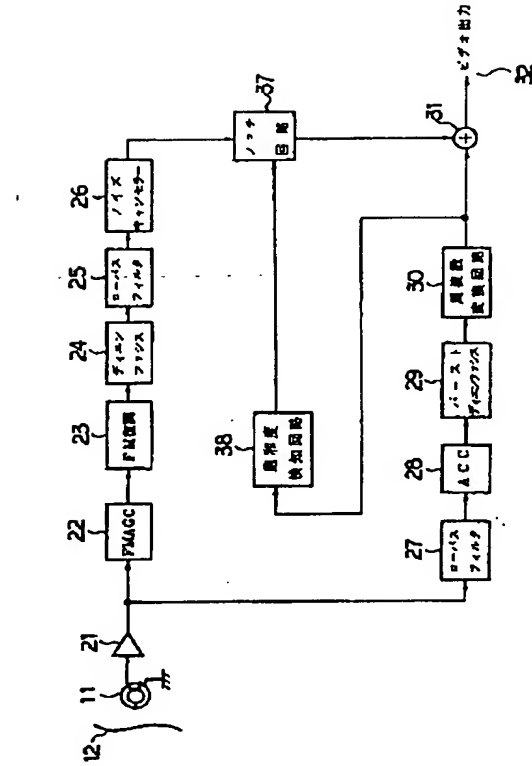
本発明の他の実施例を示すブロック図

第5図



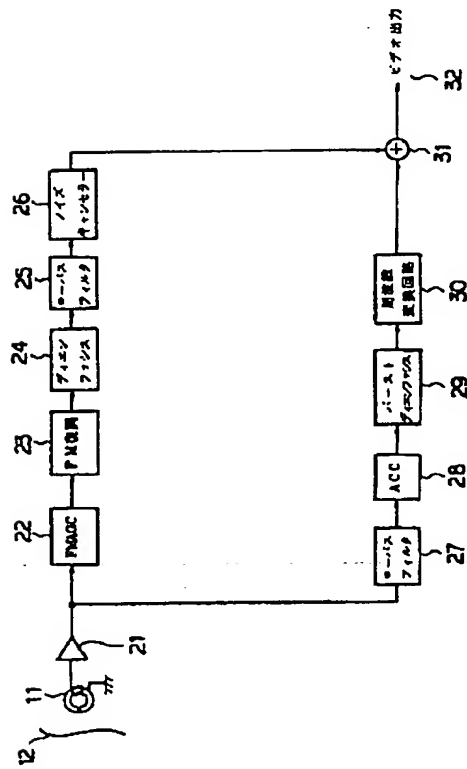
従来のVTRにおける記録部のブロック図

第7図



本発明の他の実施例を示すブロック図

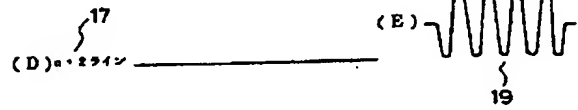
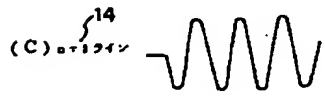
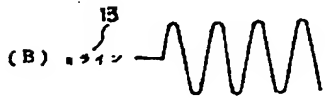
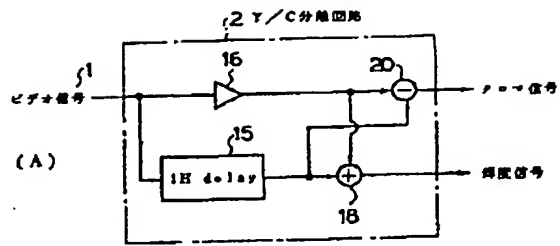
第6図



従来のVTRにおける再生部のブロック図

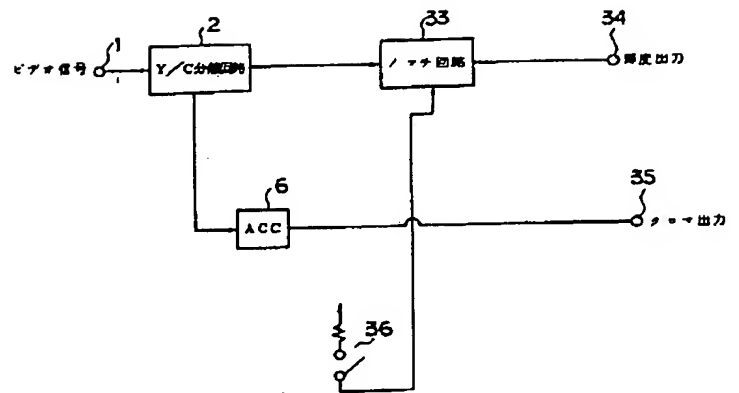
第8図





Y/C分離回路を説明する図

第9図



従来のテレビにおけるY/C分離回路のブロック図

第10図